

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年10 月27 日 (27.10.2005)

PCT

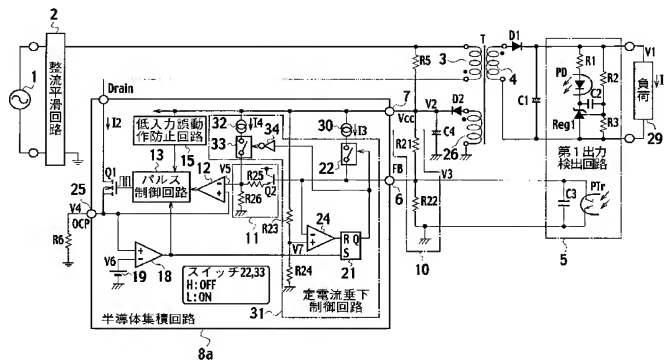
(10) 国際公開番号
WO 2005/101630 A1

- (51) 国際特許分類: H02M 3/28 (74) 代理人: 三好 秀和 (MIYOSHI, Hidekazu); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 8 号 虎ノ門琴平タワー Tokyo (JP).
- (21) 国際出願番号: PCT/JP2005/002139
- (22) 国際出願日: 2005 年2 月14 日 (14.02.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2004-100753 2004 年3 月30 日 (30.03.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 Saitama (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中村 勝 (NAKA-MURA, Masaru).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

[続葉有]

(54) Title: SWITCHING POWER SUPPLY

(54) 発明の名称: スイッチング電源



- 2 RECTIFYING/SMOOTHING CIRCUIT
15 LOW-INPUT MALFUNCTION PREVENTIVE CIRCUIT
13 PULSE CONTROL CIRCUIT
22,33 SWITCH
8A SEMICONDUCTOR INTEGRATED CIRCUIT
31 CONSTANT CURRENT DROOPING CONTROL CIRCUIT
5 FIRST OUTPUT DETECTING CIRCUIT
29 LOAD

(57) Abstract: Constant current drooping control of a load can be carried out, the energy conversion efficiency on the secondary side is improved, and heat dissipation of a device can be improved. An overcurrent larger than a predetermined reference value V6, if any, is detected flowing through a switching element (Q1). Depending on the result of the overcurrent detection, either a first constant current I3 or a second constant current I4 smaller than the first constant current I3 is selectively outputted.

[続葉有]

WO 2005/101630 A1



IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

At an input section, the first constant current I3 is directly superimposed on a feedback voltage V3. At an output section where the impedance to the feedback voltage is converted into an impedance lower than that of the input section, the second constant I4 is superimposed. According to the thus obtained feedback voltage, the ON period of a pulse signal outputted to the switching element (Q1) is controlled. In such a way, constant current drooping control of a load (29) can be carried out.

(57) 要約: 負荷に対して定電流垂下制御を行うことができ、2次側でのエネルギーの変換効率を向上するとともに装置の放熱性を向上することができる。スイッチング素子Q1に所定の基準値V6を超えて過電流が流れているか否かを検出するようにしておき、過電流の検出結果に応じて第1定電流I3と該第1定電流I3よりも小さい第2定電流I4とを切り換えて出力するようにし、第1定電流I3を帰還電圧V3に対して入力部で直接に重畳し、帰還電圧に対して入力部よりも低インピーダンスに変換した後の出力部に第2定電流I4を重畳し、その結果得られた帰還電圧に応じてスイッチング素子Q1に出力するパルス信号のオン期間を制御することで、負荷29に対して定電流垂下制御を行うことができる。

明 細 書

スイッチング電源

技術分野

[0001] 本発明は、負荷に対して定電流垂下制御を行うことができるスイッチング電源に関する。

背景技術

[0002] (従来例1)

従来のスイッチング電源としては、図1に示すバッテリーチャージャー装置が知られている。

[0003] このバッテリーチャージャー装置は、リチウム電池などのバッテリーからなる負荷29を定電流で充電する必要があるため、通常の電源回路の2次側に電流検出回路9を付加して、図2に示すように出力電圧V1の定電流垂下制御を行うものである。

[0004] 図2に示すように、出力電流I1が0A (Pa点)から徐々に増加していくと、パワーMOSFETからなるスイッチング素子Q1のON期間を広げるためにフィードバック電圧V3が高くなるように制御する。さらに出力電流I1を増やすと2次側電流検出抵抗R4の電圧降下が増加し、約0.7Vに達した時、2次側電流検出用トランジスタQ3がONし、フォトカップPDの順電流が増加するためにフィードバック端子電圧V3が低下し、スイッチング素子Q1のON期間を制限する。これにより出力電圧V1は定電流垂下特性(Pb点ーPc点)を示す。

[0005] (従来例2)

また、1次側で定電流垂下制御を行い、2次側の電流検出回路を省略する方法が特開平9-74748号公報に報告されている。

[0006] 特開平9-74748号公報によれば、図3に示すように、過負荷時に出力電圧V1の垂下に比例して補助側の電源電圧V2が低下する特性を利用し、これに応じて過電流検出に用いるコンパレータ18の基準電圧V6を下げて、スイッチング素子Q1の最大ON幅を制限することで、従来例1のように2次側に電流検出回路を用いることなく、出力電圧V1の定電流垂下特性を実現できるものである。このためには、定電流源

19aと抵抗R11を半導体集積回路8zに設け、さらに端子101に対して電源電圧V2の分圧値を与える必要があった。

[0007] また、従来例2にあつては、使用用途に応じて電源電圧V2の設定値は違ってくるため、半導体集積回路8zでは、基準電圧V6の変化の割合を調整するための端子101と電圧検出抵抗R9, R10が必要となる。

[0008] ところで、パワースイッチング素子とコントロール回路とをDIP8のような放熱フィンの無いパッケージに組み込んだ半導体集積回路においては、放熱性が重要であるため、パワースイッチング素子の台座フレーム面積を可能な限り広く取り、更に台座フレームの一部をパッケージ外に出して放熱端子とすることで熱抵抗の低減を図っている。

発明の開示

[0009] 従来例1のバッテリーチャージャー装置では、2次側電流検出抵抗R4の損失が発生するためにエネルギー変換効率の悪化につながっていた。さらに温度特性や検出精度を改善するためには、電流検出回路9をオペアンプと3端子レギュレータのような定電圧源で構成する必要がありコストが低減しないといった問題があった。

[0010] また、従来例2では、特開平9-74748号公報によると放熱端子数を減らして電源電圧検出専用端子を設ける必要があるため、副作用としてパッケージの放熱性が悪化し、電力を多く取れなくなるといった問題があった。

[0011] 本発明は、上記に鑑みてなされたもので、その目的としては、負荷に対して定電流垂下制御を行うことができ、2次側でのエネルギーの変換効率を向上するとともに装置の放熱性を向上することができるスイッチング電源を提供することにある。

[0012] 請求項1記載の発明は、上記課題を解決するため、直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、前記第1整流平滑回路から負荷に出力される出力電圧を検出する出力検出回路と、前記出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、前記制御回路は、前記スイッチング素子に

所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを選択して、設定電流を前記出力検出回路から入力される帰還電圧に重畳して出力する定電流垂下制御回路を備え、前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを要旨とする。

[0013] 請求項2記載の発明は、上記課題を解決するため、直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、前記第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、前記制御回路は、前記スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを選択出力するようにして定電流垂下制御する定電流垂下制御回路と、前記定電流垂下制御回路から出力される第1定電流を前記第1出力検出回路と前記第2出力検出回路から入力される帰還電圧に重畳し、前記帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳する帰還電圧重畳回路とを備え、前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを要旨とする。

[0014] 請求項3記載の発明は、上記課題を解決するため、直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、前記

第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、前記制御回路は、前記出力検出回路から入力される帰還電圧に応じて過負荷状態になっているか否かを検出する帰還電圧検出回路と、前記帰還電圧検出回路からの過負荷の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを切り換えて出力するようにして定電流垂下制御する定電流垂下制御回路と、前記定電流垂下制御回路から出力される第1定電流を前記第1出力検出回路と前記第2出力検出回路から入力される帰還電圧に重畳し、帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳する帰還電圧重畳回路とを備え、前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを要旨とする。

- [0015] 請求項4記載の発明は、上記課題を解決するため、直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、前記第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、前記制御回路は、前記スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流および第3定電流とを切り換えて出力するようにして定電流垂下制御する定電流垂下制御回路と、前記定電流垂下制御回路から出力される第1定電流、第2定電流を前記第1及び第2出力検出回路から入力される帰還電圧に重畳し、該帰還電圧に対しインピーダンス交換部間に直列接続されたインピーダンス素子の出力部に第3定電流を重畳する定電流重畳回路とを備え、前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチ

グ素子に出力するパルス信号のオン期間を制御することを要旨とする。

[0016] 請求項5記載の発明は、上記課題を解決するため、前記過電流検出回路は、前記帰還電圧重畳回路から出力される帰還電圧と第2基準電圧とを前記所定の基準値として用いることを要旨とする。

[0017] 請求項6記載の発明は、上記課題を解決するため、前記定電流垂下制御回路は、前記トランスの補助巻線に誘起する交流電圧を整流平滑して得られた電源電圧の分圧値が前記第1、第2の出力検出回路から入力される帰還電圧よりも大きくなった場合に、前記第2定電流から前記第1定電流に切り換えることを要旨とする。

[0018] 請求項7記載の発明は、上記課題を解決するため、前記定電流垂下制御回路は、前記トランスの補助巻線に誘起する交流電圧を整流平滑して得られた電源電圧の分圧値が前記出力検出回路から入力される帰還電圧よりも大きくなった場合に、前記第2定電流および第3定電流から前記第1定電流に切り換えることを要旨とする。

図面の簡単な説明

[0019] [図1]図1は、従来例1のバッテリーチャージャー装置の構成を示す図である。

[図2]図2は、従来例1の出力電流と出力電圧の関係を示すグラフである。

[図3]図3は、従来例2のスイッチング電源の構成を示す図である。

[図4]図4は、本発明の実施例1に係るスイッチング電源の構成を示す図である。

[図5]図5は、本発明の実施例1に係るスイッチング電源の動作を説明するためのタイミングチャートである。

[図6]図6は、出力電圧V1とコンパレータ12の負入力V5の関係を示すグラフである。

[図7]図7は、出力電流I1と出力電圧V1の関係を示すグラフである。

[図8]図8は、本発明の実施例2に係るスイッチング電源の構成を示す図である。

[図9]図9は、本発明の実施例3に係るスイッチング電源の構成を示す図である。

[図10]図10は、本発明の実施例4に係るスイッチング電源の構成を示す図である。

発明を実施するための最良の形態

[0020] 以下、本発明を実施するための最良の形態を、図面を参照しながら詳細に説明する。

[0021] (実施例1)

図4は、本発明の実施例1に係るスイッチング電源の構成を示す図である。

- [0022] 交流電源1が整流平滑回路2に接続されており、整流平滑回路2の出力の一端がトランスTの1次巻線3の一端に接続されている。
- [0023] トランスTの1次巻線3の他端には、スイッチング素子Q1のドレインが接続され、この素子Q1のソースはドレイン電流検出抵抗R6を介して整流平滑回路2のGND側に接続されている。
- [0024] このスイッチング素子Q1が後述する半導体集積回路8aによりオンオフ制御されてスイッチング動作を行うことにより、トランスTの1次巻線3に蓄えられた磁気エネルギーが順次に2次巻線4に放出され、さらに、2次巻線4の一端に接続されたダイオードD1により半波整流されてコンデンサC1により平滑されて第1出力検出回路5を介して負荷29に入力される。また、2次巻線4の他端は、出力となる負荷29に接続され、フォトランジスタPTrのコレクタは半導体集積回路8aのフィードバック端子に接続されている。
- [0025] 出力検出回路5は、軽負荷時のように、出力電圧がR2, R3により分圧された電圧がシャントレギュレータReg1の基準電圧よりも高くなると、その誤差信号に応じてローレベルを出力してフォトカプラの発光ダイオードPDを発光させ、発光ダイオードPDと一体のフォトランジスタPTrにフィードバック信号を出力する。このフォトランジスタPTrのコレクターエミッタ間には位相補正に用いるコンデンサC3が接続され、フォトランジスタPTrのコレクタは半導体集積回路8aのフィードバック端子に接続されている。
- [0026] ところで、図4に示す半導体集積回路8aには、外付け部品として抵抗R21がVcc端子7とフィードバックFB端子6との間に接続されており、トランスTの補助巻線26の一端に接続されたダイオードD2により半波整流されてコンデンサC4により平滑された電圧VccがVcc端子7に入力され、かつ、Vcc端子7は起動抵抗R5を介して整流平滑回路2の一端とトランスTの1次巻線3の一端とに共通接続されている。また、半導体集積回路8aのフィードバックFB端子6には抵抗R22が接続されており、抵抗R21, R22によりフィードバック信号FBとして変換される。なお、抵抗R21, R22は電圧V2を分圧しFB端子に出力する働きもあるので、これを第2出力検出回路10とする。

- [0027] 実施例1に係るスイッチング電源に設けられた半導体集積回路8aには、図4に示すように、定電流垂下制御回路31、帰還電圧重畳回路11、フィードバックコンパレータ12、パルス制御回路13、低入力誤動作防止回路15、過電流検出コンパレータ18、基準電圧19を備えている。
- [0028] 電源電圧V2が供給されるVcc端子には、定電流源30の一端、抵抗R23、定電流源32の一端、低入力誤動作防止回路15の一端、インピーダンス変換素子Q2のコレクタが接続されている。フィードバック電圧V3が供給されるフィードバックFB端子6には、スイッチ22の一端、コンパレータ24のマイナス(−)入力端子、インピーダンス変換素子Q2のベースが接続されている。トランスTの1次巻線3の一端が接続されているドレイン端子には、スイッチング素子Q1のドレインが接続されている。ドレイン電流検出抵抗R6が接続されているOCP端子にはスイッチング素子Q1のソース、過電流検出コンパレータ18のプラス(+)入力端子、フィードバックコンパレータ12のプラス(+)入力端子が接続されている。
- [0029] 過電流検出コンパレータ18のマイナス(−)入力端子には基準電圧19が接続されており、出力端子がパルス制御回路13と、定電流垂下制御回路31のフリップフロップ21のセット端子に接続されており、ノコギリ波状のドレイン電流I2により抵抗R6に発生する端子間電圧であるソース電圧V4が基準電圧V6を超えた場合にハイレベルを出力することで、スイッチング素子Q1に流れる電流がある基準値を超えるか否かを検出する過電流検出回路を構成している。
- [0030] 定電流垂下制御回路31において、Vcc端子に接続されている定電流源30がスイッチ22に接続されており、定電流源30から出力される定電流I3は、フィードバック電圧V3を電源電圧V2付近まで持上げられるように十分大きな値とする。
- [0031] コンパレータ24のプラス(+)入力端子には、電源電圧V2を抵抗R23, R24により分圧した値V7が入力され、マイナス(−)入力端子にはフィードバック電圧V3が入力され、コンパレータ24の出力端子はフリップフロップ21のリセット端子へ入力される。
- [0032] フリップフロップ21の出力端子Qは、定電流をON/OFFさせるスイッチ22とインバータ34に入力され、インバータ34を介してスイッチ33へ接続され、フリップフロップ21のQ出力信号がハイレベルのときにスイッチ22はオープン状態となり、スイッチ33

はショート状態となり、逆に、フリップフロップ21のQ出力信号がローレベルのときにスイッチ22はショート状態となり、スイッチ33はオープン状態となる。

[0033] スイッチ22がオープン状態の時のフィードバック電圧V3は、電源電圧V2を抵抗R21, R22により分圧した値に対してフィードバック信号が重畳された値になる。

[0034] フィードバック電圧アッテネータ11を構成するインピーダンス変換素子Q2のエミッタは、抵抗R25, R26を介してグランドに接続され、さらに、抵抗R25, R26の接続点がスイッチ33の一端とコンパレータ12のマイナス(−)入力端子に接続されている。スイッチ33がオープン状態のとき、インピーダンス変換素子Q2のベースに入力されるフィードバック電圧V3が0.7Vだけ降下してエミッタに発生しており、この電圧に対して抵抗R25, R26により分圧された値が、電圧V5としてコンパレータ12のマイナス(−)入力端子に入力される。さらに、コンパレータ12の出力端子がパルス制御回路13に接続されている。

[0035] このコンパレータ12の出力信号は、電圧V5よりもソース電圧V4の方が大きくなったときにハイレベルになり、電圧V5の方がソース電圧V4よりも大きくなったときにローレベルになる。

[0036] 低入力誤動作防止回路15は、その出力端子がパルス制御回路13に接続されており、電源電圧V2が低下した時にパルス制御回路13の動作を停止させる信号をパルス制御回路13に出力し、電源電圧V2が低電圧になったときにパルス制御回路13の誤動作を防止する。

[0037] パルス制御回路13は、コンパレータ12の出力端子から出力される制御信号に応じてオン期間が伸縮するPWMパルス信号を生成してスイッチング素子Q1のゲートに出力する。パルス制御回路13は、過電流検出コンパレータ18によりハイレベルの電流リミット信号が入力されたときに電流リミットがかかり、スイッチング素子Q1のゲートに出力される制御信号がローレベルに制御される。

[0038] 次に、図4〜図7を参照して、実施例1のスイッチング電源の動作を説明する。

[0039] (1) 軽負荷時のスイッチング電源の全体動作

まず、交流電源1の入力が開始されると、整流平滑回路2から直流電流が起動抵抗R5を介して半導体集積回路8aのVcc端子に流れ、半導体集積回路8aの各部が動

作可能な状態になる。

- [0040] このとき、スイッチング素子Q1はオフ状態であり、ソース電圧V4は抵抗R6を介してGNDに接地されているので、ソース電圧V4は0Vになっており、コンパレータ18からの出力電圧はローレベルになっている。また、帰還電圧V5は整流平滑回路2の電圧を抵抗R21, R22により分圧された値に応じた値になっており、さらに電圧V7は抵抗R23, R24により分圧された値になっている。
- [0041] なお、このときのコンパレータ24に入力される帰還電圧V3と電圧V7との大小関係は、帰還電圧V3<電圧V7となるように、抵抗R21, R22、抵抗R23, R24が決定されているので、コンパレータ24からハイレベルのリセット信号がフリップフロップ21のR端子に出力されている。この結果、フリップフロップ21のQ出力端子からローレベルが出力され、スイッチ22はショート状態になっており300 μ A程度の定電流I3がフィードバック電圧V3に重畳されている。一方、スイッチ33はオープン状態になっている。
- [0042] さらに、このときインピーダンス変換素子Q2のベースには、整流平滑回路2からの直流電圧が起動抵抗R5, 抵抗R21, R22により分圧された値が入力されているので、エミッタにはこの電圧よりも0.7Vだけ低い電圧が発生し、さらにこのエミッタ電圧を抵抗R25, R26により分圧した値がコンパレータ12のマイナス(−)入力端子に出力される。この結果、コンパレータ12の出力端子からパルス制御回路13へローレベルが出力される。
- [0043] パルス制御回路13では、コンパレータ12から出力されたローレベルの制御信号に応じてハイレベルの信号をスイッチング素子Q1のゲートに出力するので、スイッチング素子Q1はオフ状態からオン状態に切り換わる。
- [0044] スwitchング素子Q1がオン状態になると、整流平滑回路2からの直流電流がトランスTの1次巻線3、スイッチング素子Q1のドレイン−ソースからドレイン電流検出抵抗R6を介してGNDに流れる。この結果、トランスTのコアに電磁エネルギーが一旦蓄えられる。
- [0045] 同時に、スイッチング素子Q1のドレイン電流I2が徐々に増加するので、抵抗R6の端子間電圧が上昇して電圧V4が上昇する。電圧V4が上昇して電圧V5を超えると、

コンパレータ12の出力端子はローレベルからハイレベルに切り換わるので、パルス制御回路13へハイレベルが出力される。

[0046] パルス制御回路13では、コンパレータ12から出力されたハイレベルの制御信号に応じてローレベルの信号をスイッチング素子Q1のゲートに出力するので、スイッチング素子Q1はオン状態からオフ状態に切り換わる。そこで、トランスTのコアに一旦蓄えられた電磁エネルギーが、2次巻線4に誘起してダイオードD1により整流されコンデンサC1により平滑されて負荷29に出力される。

[0047] 次いで、スイッチング素子Q1がオン状態からオフ状態に切り換わると、電圧V4が0Vになるのでコンパレータ12の出力端子がハイレベルからローレベルに切り換わり、パルス制御回路13では、このローレベルの制御信号に応じてハイレベルの信号をスイッチング素子Q1のゲートに出力するので、スイッチング素子Q1はオフ状態からオン状態に切り換わる。このようにして、コンデンサC1に電荷が蓄えられ出力電圧が上昇する。

[0048] さらに、出力検出回路5では、負荷29に出力される出力電圧がR2, R3により分圧された電圧がシャントレギュレータReg1の基準電圧よりも高くなると、その誤差信号に応じてローレベルを出力してフォトカプラの発光ダイオードPDを発光させ、フォトトランジスタPTrにフィードバック信号が出力される。

[0049] このフィードバック信号を受光したフォトトランジスタPTrは、コレクターエミッタ間を導通状態にしてコンデンサC3の端子間電圧を低下させフィードバック電圧V3を低下させるようにして、スイッチング電源のフィードバック制御を行う。

[0050] (2) 軽負荷から重負荷へ

タイミングt11〜t31において、出力負荷29を軽負荷から重負荷へ徐々に重くしていくと、定常動作領域では出力電流I1が増加する。タイミングt11〜t31においては、スイッチング素子1のドレイン電流I2に比例したソース電圧V4の方が過電流検出コンパレータ18の基準電圧V6より小さいので、過電流検出コンパレータ18の出力信号はローレベルであり、フリップフロップ21のQ出力端子がローレベルになっているので、スイッチ22はショート状態になっており300 μ A程度の定電流I3がフィードバック電圧V3に重畳されて徐々に上昇する。なお、この間の電源電圧V2は図5に示すように

一定電圧に制御されている。

[0051] 次に、スイッチング素子1のドレイン電流I2に比例したソース電圧V4が過電流検出コンパレータ18の基準電圧V6より大きくなると、タイミングt31では、過電流検出コンパレータ18の出力信号はローレベルからハイレベルへ切り換わり、フリップフロップ21がセットされてQ出力端子がハイレベルになる。

[0052] この結果、タイミングt31において、スイッチ22はショート状態からオープン状態に切り換わり定電流I3は遮断され、フィードバック電圧V3は、電源電圧V2を抵抗R21, R22により分圧した値に制御されてインピーダンス変換素子Q2のベースに入力される。また、この時、スイッチ33がショート状態となり10 μ A程度の定電流I4が電圧V5に重畳される。

[0053] (3) 定電流垂下制御

タイミングt31〜t41において、さらに、出力負荷を重くすると、出力電流I1は増加せず出力電圧V1が低下を始める。これに伴い電源電圧V2も低下するが、この時、フィードバック電圧V3も低下するため、スイッチング素子のON幅が徐々に狭まり、出力電圧V1は図7に示すような定電流垂下特性(Pb点からPc点)となる。

[0054] ここで、出力電圧V1が定電流垂下するための理想的なコンパレータ12のマイナス(−)入力電圧V5の変化は、 η をエネルギー変換効率、 L_p をトランス1次側インダクタンス、 f_{osc} をスイッチング周波数とすると、

[数1]

$$V5 = R6 \cdot \{ 2 \cdot V1 \cdot I1 / (\eta \cdot Lp \cdot f_{osc}) \}^{1/2} \cdots (1)$$

と表され、この様子を出力電圧V1の関数としてグラフ化すると図6に示す(a)の通りとなる。

[0055] これに対して、実施例1に示す半導体集積回路8aでは、図6に示す(b)のように、ほぼ理想通りの電圧変化をするため、図7に示す実線(Pb点からPc点)のような定電流垂下制御が可能となる。

[0056] ちなみに、定電流I4が無い場合は、図6に示す(c)のように、出力電圧V1の変化に対してかなり急峻に変化することになり、図7に示す破線(Pb点からPe点)のようになり実線のような定電流垂下特性を得ることはできない。

[0057] なお、タイミング t_{31} 〜 t_{41} においては、出力負荷が重くなっていくので、電源電圧 V_2 は図5に示すように徐々に低下する。

[0058] (4) 定常状態への復帰

タイミング t_{51} 〜 t_{52} において、出力負荷が重負荷から軽負荷へ徐々に軽くなると、電源電圧 V_2 とフィードバック電圧 V_3 は上昇し、ドレイン電流検出抵抗 R_6 の両端に発生するソース電圧 V_4 が基準電圧 V_6 よりも小さくなり、且つ、電源電圧 V_2 の分圧値 V_7 がフィードバック電圧 V_3 よりも大きくなった時、タイミング t_{61} において、スイッチ22がオープン状態からショート状態に、スイッチ33がショート状態からオープン状態に切り換わり、定常動作状態となる。

[0059] このように、スイッチング素子 Q_1 に所定の基準値 V_6 を超えて過電流が流れているか否かを検出するようにしておき、過電流の検出結果に応じて第1定電流 I_3 と該第1定電流 I_3 よりも小さい第2定電流 I_4 とを切り換えて出力するようにし、第1定電流 I_3 を帰還電圧 V_3 に対して入力部6で直接に重畳し、帰還電圧 V_3 に対して入力部6よりも低インピーダンスに変換した後の出力部(コンパレータ12のマイナス(−)入力端子)に第2定電流 I_4 を重畳し、その結果得られた帰還電圧に応じてスイッチング素子 Q_1 に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。

[0060] [実施例2]

図8は、本発明の実施例2に係るスイッチング電源の構成を示す図である。

[0061] 図4に示す実施例1においては、過電流検出に用いるコンパレータ18の出力を直接フリップフロップ21のセット端子に入力しているのに対して、実施例2においては、帰還電圧検出回路37を設け、フィードバック電圧 V_3 で過負荷状態を検出するようにしている。

[0062] 帰還電圧検出回路37の入力側はフィードバック端子6に接続され、フィードバック端子6からMOSFET37aのゲートに接続され、MOSFET37aのソースは電源電圧 V_2 に接続され、MOSFET37aのドレインは定電流源37cに接続されている。MOSFET37aのドレインと定電流源37cとの接続点はインバータ37bの入力端子に接続され、その出力端子はフリップフロップ21のセット端子に入力されている。

- [0063] 図5において、タイミング t_{11} 〜 t_{31} 又は t_{51} 以降の定常動作領域では、帰還電圧検出回路37内のスイッチング素子37aはON状態であるため、帰還電圧検出回路37の出力はローレベルとなっている。
- [0064] 一方、タイミング t_{31} 〜 t_{51} において、負荷29に流れる負荷電流 I_1 が増加し、ソース電圧 V_4 と基準電圧 V_6 との関係が、 $V_4 > V_6$ となった時、過電流検出コンパレータ18によりハイレベルの電流リミット信号がパルス制御回路13に出力され電流リミットがかかる。
- [0065] この時、フィードバック制御が外れることにより、フィードバック電圧 V_3 は最大電圧(電源電圧 V_2)まで上昇するため、帰還電圧検出回路37内のスイッチング素子37aはオン状態からオフ状態へ切り換わり、フリップフロップ21の出力端子Qはセット状態となる。以下、図4に示す実施例1のスイッチング電源と同様の動作をすることができる。
- [0066] 従って、図4に示す実施例1のスイッチング電源では、過電流を検出すると瞬時に定常動作領域から定電流垂下動作領域に切り換わるのに対して、図8に示す実施例2のスイッチング電源では、過電流を検出した後、フィードバック端子6に接続されている位相補正に用いるコンデンサC3を充電しながら電圧 V_3 が最大電圧まで上昇するために時間がかかるので、検出感度を落して動作を安定化させることができる。
- [0067] このように、帰還電圧 V_3 に応じて過負荷状態になっているか否かを検出するようにしておき、過負荷の検出結果に応じて第1定電流 I_3 と該第1定電流 I_3 よりも小さい第2定電流 I_4 とを切り換えて出力するようにし、第1定電流 I_3 を帰還電圧 V_3 に対して入力部6で直接に重畳し、帰還電圧 V_3 に対して入力部6よりも低インピーダンスに変換した後の出力部帰還電圧重畳回路(コンパレータ12のマイナス(−)入力端子)に第2定電流 I_4 を重畳し、その結果得られた帰還電圧に応じてスイッチング素子Q1に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。
- [0068] [実施例3]
- 図9は、本発明の実施例3に係るスイッチング電源の構成を示す図である。
- [0069] 図4に示す実施例1のスイッチング電源では、定電流32で電圧 V_5 の最低電圧を決

めているのに対して、図9に示す実施例3のスイッチング電源では、下限電圧設定回路41をフィードバック端子6とフィードバック電圧アッテネータ11との間に設け、抵抗R27の両端に電位差を持たせることで、電圧V5の下限電圧を設定することもできる。

[0070] このように、スイッチング素子Q1に所定の基準値V6を超えて過電流が流れているか否かを検出するようにしておき、過電流の検出結果に応じて第1定電流I3と該第1定電流I3よりも小さい第2定電流I6および第3定電流I4とを切り換えて出力するようにし、第1定電流I3を帰還電圧V3に対して入力部6で直接に重畳し、帰還電圧V3に対して入力部6に第2定電流I6を重畳するとともに該入力部6に直列接続された抵抗R27の出力部に第3定電流I4を重畳し、その結果得られた帰還電圧に応じてスイッチング素子Q1に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。

[0071] [実施例4]

図10は、本発明の実施例4に係るスイッチング電源の構成を示す図である。

[0072] 図10に示す実施例4のスイッチング電源では、フィードバックに用いるコンパレータ120を3入力とし、一方のマイナス(−)入力端子に基準電圧V6を入力することで、図4に示す実施例1のスイッチング電源において過電流検出に用いるコンパレータ18を省略することができる。

[0073] 以上の実施例1〜4によれば、出力定電流垂下制御をトランスTの1次側において、半導体集積回路に端子を追加することなく実現することができる。

[0074] また、従来例1のようにトランスTの2次側に電流検出回路を設けることなく、出力電圧の定電流垂下特性を実現できるため、2次側電流検出抵抗による損失がなくなりエネルギーの変換効率を向上すると同時にシステムのコスト低減に寄与することができる。

[0075] さらに、従来例2(特開平9-74748号公報)に対しては、本発明では電源電圧検出端子とフィードバック端子を共通化できるため半導体集積回路の端子数を削減することができる。その分をICの放熱端子として使うことにより、パッケージの熱抵抗が下がり、より多くの電力を供給できるようになる。さらに、端子数を節約することにより、TO220のような端子数の少ない放熱フィン付きパッケージへの製品展開も容易にな

る。

- [0076] また、従来例2(特開平9-74748号公報)では、過電流検出コンパレータの基準電圧V6は、常時、電源電圧値V2の影響を受けることになり、過電流検出精度が悪化していた。これに対し、本発明では過電流の検出は基準電圧V6のみで内部的に行うため、過電流検出精度の悪化はない。

産業上の利用可能性

- [0077] 本発明によれば、スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出するようにしておき、過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを切り換えて出力するようにし、第1定電流を帰還電圧に重畳し、帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳し、その結果得られた帰還電圧に応じてスイッチング素子に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。
- [0078] 本発明によれば、帰還電圧に応じて過負荷状態になっているか否かを検出するようにしておき、過負荷の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを切り換えて出力するようにし、第1定電流を帰還電圧に重畳し、帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳し、その結果得られた帰還電圧に応じてスイッチング素子に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。
- [0079] 本発明によれば、スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出するようにしておき、過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流および第3定電流とを切り換えて出力するようにし、第1定電流、第2定電流を帰還電圧に重畳し、帰還電圧に対して帰還電圧重畳回路との間に直列接続されたインピーダンス素子の出力部に第3定電流を重畳し、その結果得られた帰還電圧に応じてスイッチング素子に出力するパルス信号のオン期間を制御することで、負荷に対して定電流垂下制御を行うことができる。

請求の範囲

- [1] 直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、
前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、
、
前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、
前記第1整流平滑回路から負荷に出力される出力電圧を検出する出力検出回路と、
、
前記出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、
前記制御回路は、
前記スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、
前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを選択して、設定電流を前記出力検出回路から入力される帰還電圧に重畳して出力する定電流垂下制御回路を備え、
前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを特徴とするスイッチング電源。
- [2] 直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、
前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、
、
前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、
前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、前記第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、
、
前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、

前記制御回路は、

前記スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、

前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを選択出力するようにして定電流垂下制御する定電流垂下制御回路と、

前記定電流垂下制御回路から出力される第1定電流を前記第1出力検出回路と前記第2出力検出回路から入力される帰還電圧に重畳し、前記帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳する帰還電圧重畳回路とを備え、

前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを特徴とするスイッチング電源。

[3] 直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、
前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、

前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、

前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、

前記第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、

前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、

前記制御回路は、

前記出力検出回路から入力される帰還電圧に応じて過負荷状態になっているか否かを検出する帰還電圧検出回路と、

前記帰還電圧検出回路からの過負荷の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流とを切り換えて出力するようにして定電流垂下制御する定電流垂下制御回路と、

前記定電流垂下制御回路から出力される第1定電流を前記第1出力検出回路と前記第2出力検出回路から入力される帰還電圧に重畳し、帰還電圧に対してインピーダンス変換した後の出力部に第2定電流を重畳する帰還電圧重畳回路とを備え、

前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを特徴とするスイッチング電源。

- [4] 直流電源に接続されたトランスの1次巻線に直列に接続したスイッチ素子と、
前記トランスの2次巻線に誘起された交流電力を整流平滑する第1整流平滑回路と、

前記トランスの補助巻線に誘起された交流電力を整流平滑して内部電源として出力する第2整流平滑回路と、

前記第1整流平滑回路から負荷に出力される出力電圧を検出する第1出力検出回路と、

前記第2整流平滑回路から出力される出力電圧を検出する第2出力検出回路と、

前記第1出力検出回路、前記第2出力検出回路からの帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御する制御回路とを備え、

前記制御回路は、

前記スイッチング素子に所定の基準値を超えて過電流が流れているか否かを検出する過電流検出回路と、

前記過電流検出回路からの過電流の検出結果に応じて第1定電流と該第1定電流よりも小さい第2定電流および第3定電流とを切り換えて出力するようにして定電流垂下制御する定電流垂下制御回路と、

前記定電流垂下制御回路から出力される第1定電流、第2定電流を前記第1及び第2の出力検出回路から入力される帰還電圧に重畳し、該帰還電圧に対し帰還電圧重畳回路間に直列接続されたインピーダンス素子の出力部に第3定電流を重畳する定電流重畳回路とを備え、

前記帰還電圧重畳回路から出力される帰還電圧に応じて前記スイッチング素子に出力するパルス信号のオン期間を制御することを特徴とするスイッチング電源。

- [5] 前記過電流検出回路は、

前記帰還電圧重畳回路から出力される帰還電圧と第2基準電圧とを前記所定の基準値として用いることを特徴とする請求項1記載のスイッチング電源。

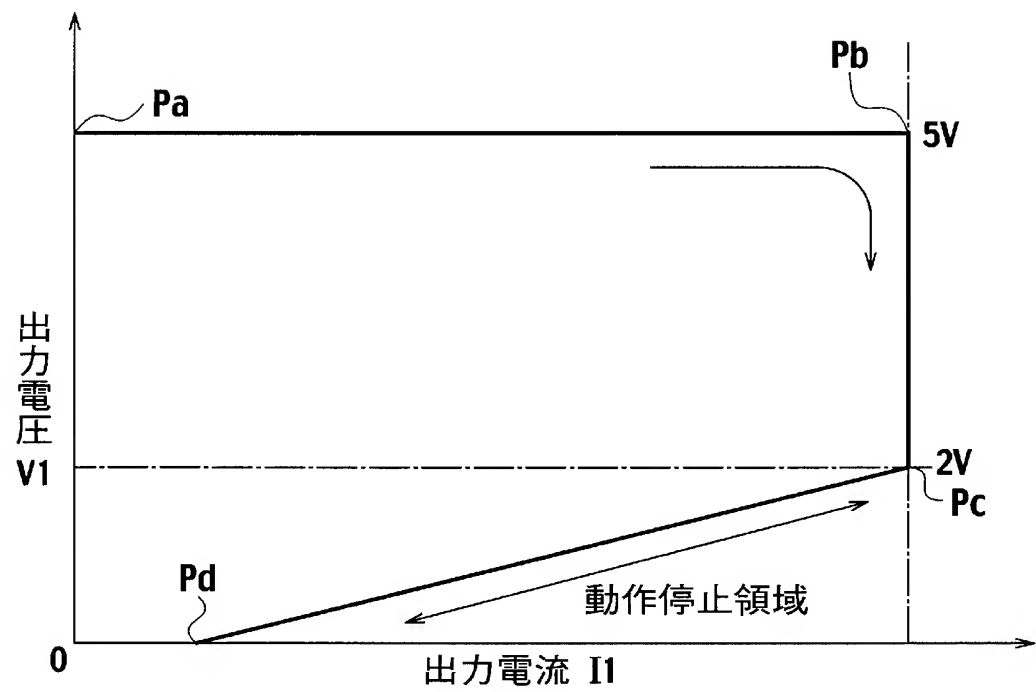
[6] 前記定電流垂下制御回路は、

前記トランスの補助巻線に誘起する交流電圧を整流平滑して得られた電源電圧の分圧値が前記第1, 第2の出力検出回路から入力される帰還電圧よりも大きくなった場合に、前記第2定電流から前記第1定電流に切り換えることを特徴とする請求項1または2項に記載のスイッチング電源。

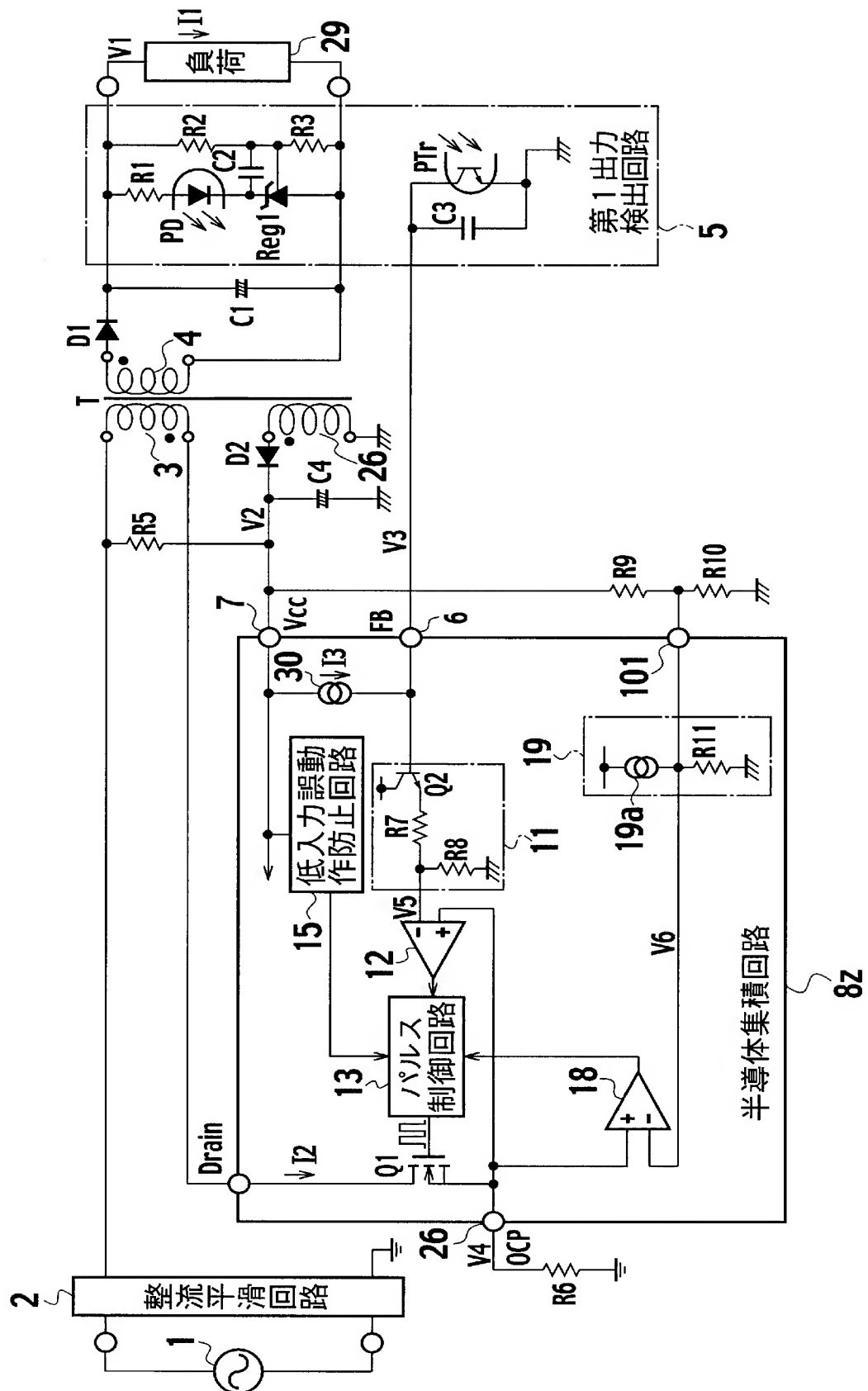
[7] 前記定電流垂下制御回路は、

前記トランスの補助巻線に誘起する交流電圧を整流平滑して得られた電源電圧の分圧値が前記出力検出回路から入力される帰還電圧よりも大きくなった場合に、前記第2定電流および第3定電流から前記第1定電流に切り換えることを特徴とする請求項3に記載のスイッチング電源。

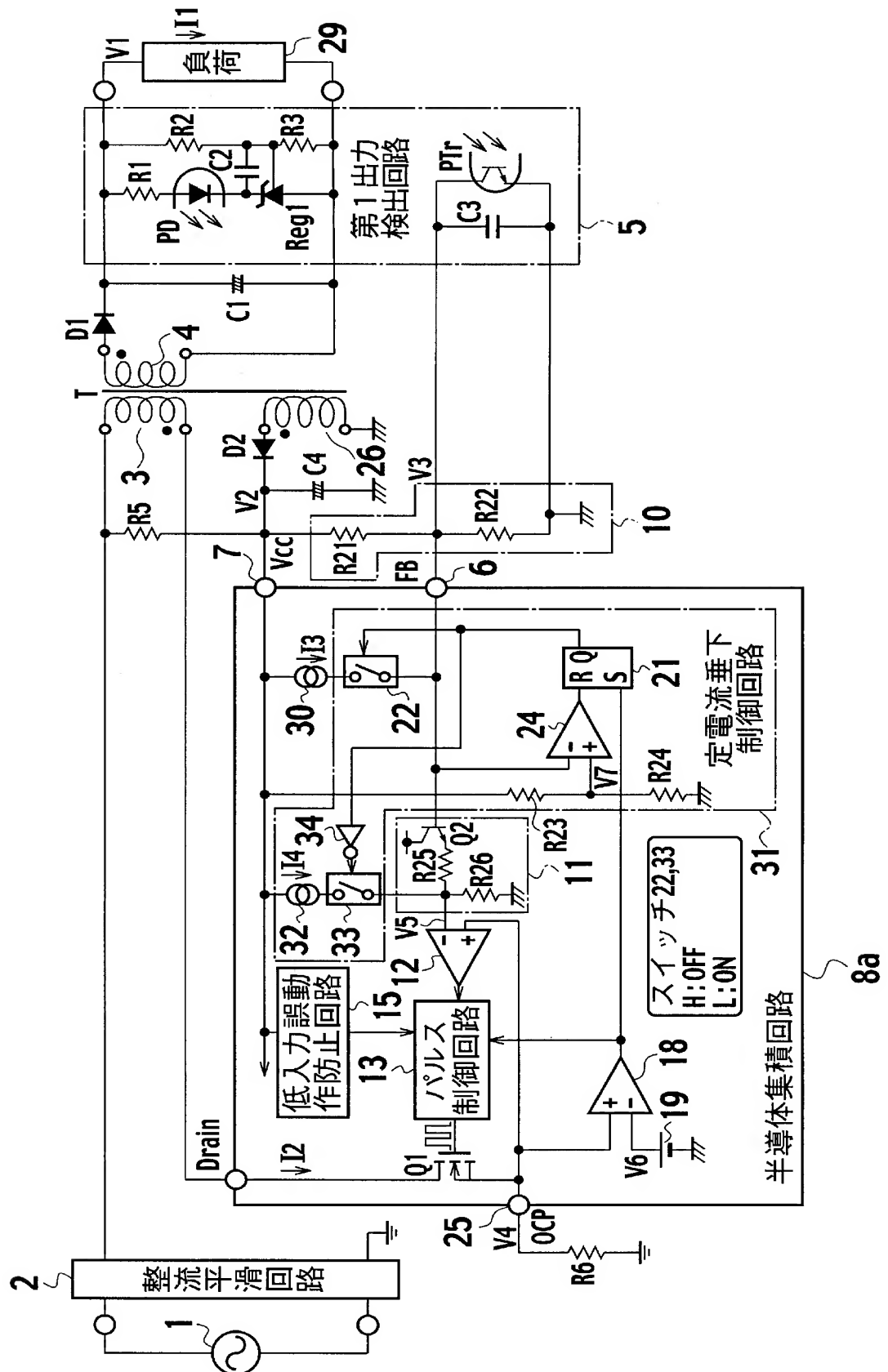
[図2]



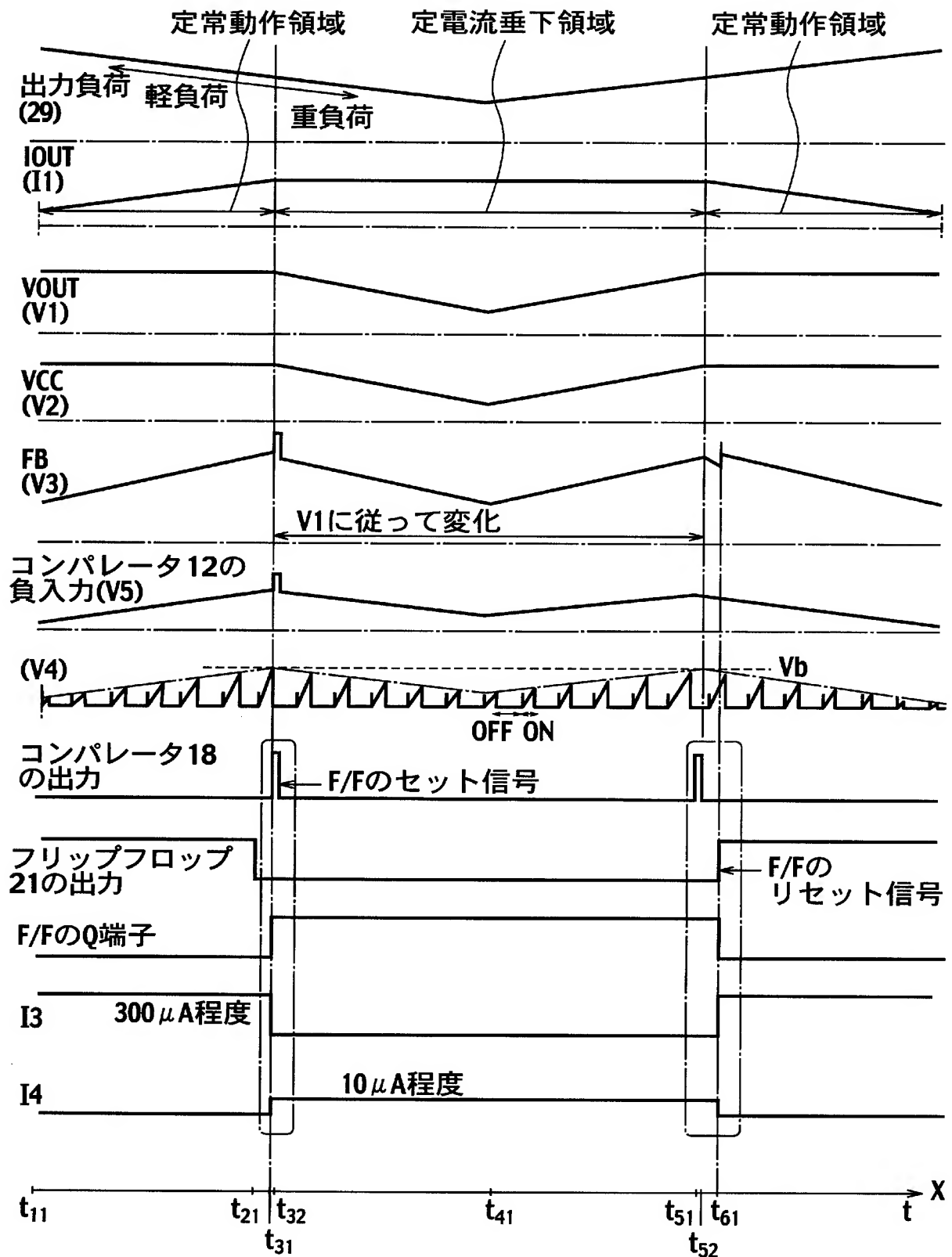
[図3]



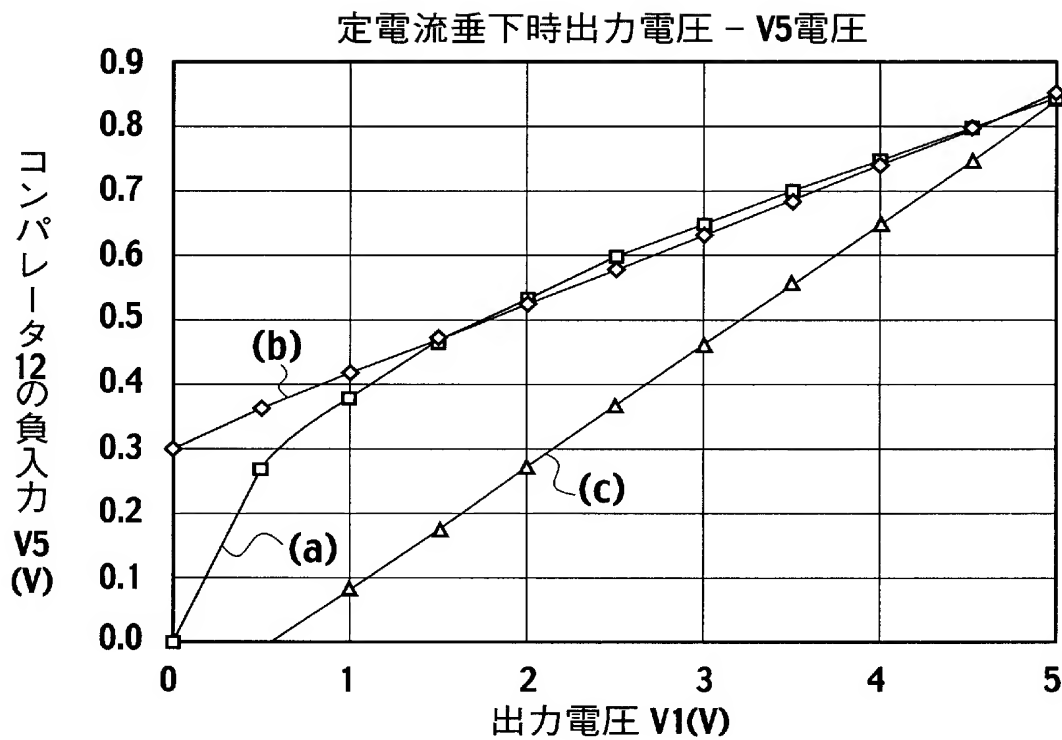
[図4]



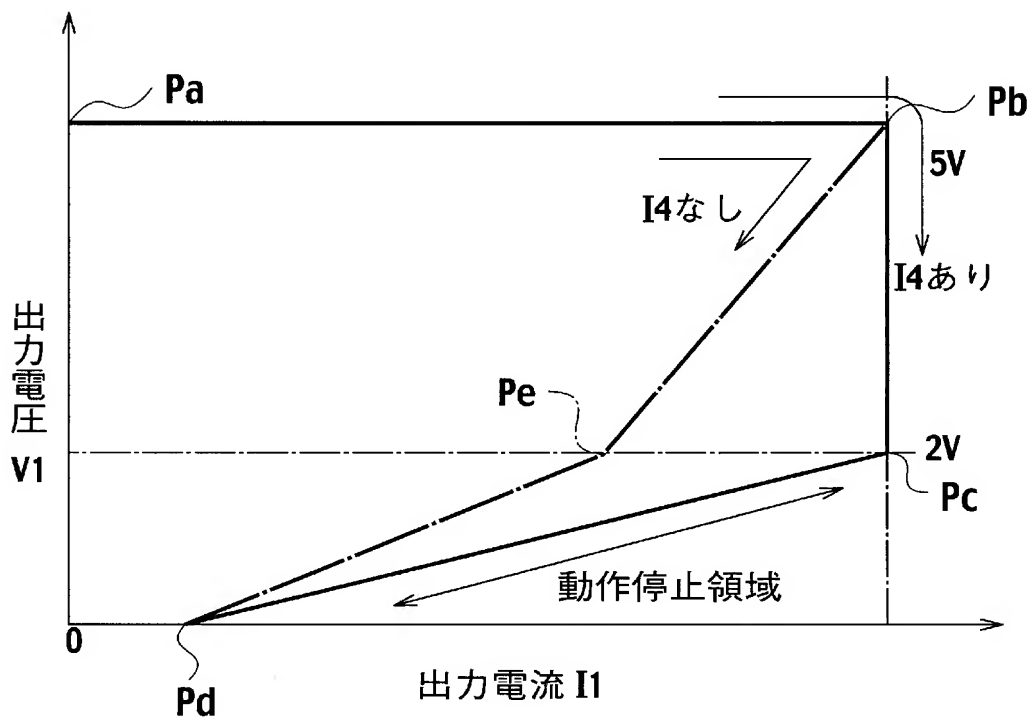
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/002139

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H02M3/28

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H02M3/00-3/44, H02M7/00-7/44, H02J7/00-7/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 9-74748 A (Matsushita Electric Industrial Co., Ltd.), 18 March, 1997 (18.03.97), Par. Nos. [0023] to [0038]; Fig. 1 (Family: none)	1-7
A	JP 2003-333843 A (Matsushita Electric Industrial Co., Ltd.), 21 November, 2003 (21.11.03), Full text; all drawings (Family: none)	1-7
A	JP 2002-209339 A (Sony Corp.), 26 July, 2002 (26.07.02), Full text; all drawings (Family: none)	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

18 May, 2005 (18.05.05)

Date of mailing of the international search report

07 June, 2005 (07.06.05)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/002139

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-95139 A (Yazaki Corp.), 06 April, 2001 (06.04.01), Full text; all drawings & US 6594129 B1	1-7
A	JP 2002-199715 A (Sanken Electric Co., Ltd.), 12 July, 2002 (12.07.02), Full text; all drawings (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H02M3/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H02M3/00-3/44
H02M7/00-7/44
H02J7/00-7/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 9-74748 A (松下電器産業株式会社) 18.03.1997, 【0023】-【0038】、第1図 (ファミリーなし)	1-7
A	JP 2003-333843 A (松下電器産業株式会社) 21.11.2003, 全文、全図 (ファミリーなし)	1-7
A	JP 2002-209339 A (ソニー株式会社) 26.07.2002, 全文、全図 (ファミリーなし)	1-7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

18.05.2005

国際調査報告の発送日

07.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

尾家 英樹

3V

3328

電話番号 03-3581-1101 内線 3358

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-95139 A (矢崎総業株式会社) 06.04.2001, 全文、全図 & US 6594129 B1	1-7
A	JP 2002-199715 A (サンケン電気株式会社) 12.07.2002, 全文、全図 (ファミリーなし)	1-7